

(九大情基センター^a, 九大院シス情^b)本田宏明^a, 稲富雄一^a, 井上弘士^b, 村上和彰^{a,b}

【序】

近年のトランジスタ技術の発展により、数十億トランジスタをワンチップに搭載することも夢ではなくなりつつある。Pentium4 に代表されるようなスカラ型プロセッサでは、この豊富なトランジスタ資源について少数の算術演算回路と大量のオンチップキャッシュメモリに使用されているという現状がある。これは、プロセッサの計算動作周波数と主記憶のデータアクセス遅延の性能差があまりに大きいというメモリーウォール問題が原因となっており、主記憶から一旦高速にアクセス可能なオンチップキャッシュメモリにデータを保存しておく必要があるためである。分子軌道法計算等の大量の算術計算を行う際には、演算を行うたびにメモリに対するデータアクセスが必要となる。もしもデータアクセスをほとんど発生させずに大量の計算を行うことが可能になれば、現在非常に時間のかかっている大規模分子軌道法計算がより早く実行可能となる。

データアクセスの削減手法として現在コンピュータアーキテクチャの研究分野にて提案されている一つの方法が図1の大規模データパスプロセッサである。プロセッサ内部においては大量の浮動小数点演算器が2次元配列状に配置され、演算器と演算器の間を直接に配線された形となっており、ある演算器の出力がそのまま次の演算器の入力となっている。データが図の下側からプロセッサに供給され、内部の演算器を通り抜け上部の出力部分に到達する間に自動的に計算が行われる。計算のロジックは演算器の配置配線の仕方によって決まる。このプロセッサでは汎用の計算を行うことは困難であるが、計算アクセラレータとして使用される。このような計算機モデルでは計算途中においてはメモリアccessが不要となるため、通常の計算であれば必要となる大量のメモリアccessのための遅延がゼロとなるという、非常に大きな利点が存在する。また、同時実行可能な演算器数について理想的には制限がないため、計算においてアルゴリズムから要請され、かつ、プロセッサ面積により許される分だけの命令レベル並列計算が自動的に行われるという利点も存在する。さらに、チップ上の計算アルゴリズムが確定した後ではいつも理想的な命令レベル並列化が自動的になされるという特徴も併せ持つ。

本研究では、分子軌道法計算、特にそのボトルネックともなっている、二電子積分計算やフォック行列計算に対して、この大規模データパスプロセッサの機能シミュレータを開発し計算実験を行うことで、効率的で有用なフォック行列計算が可能であるか否か、新規アルゴリズムが考えられないか？等の考察を行うことを目的とする。

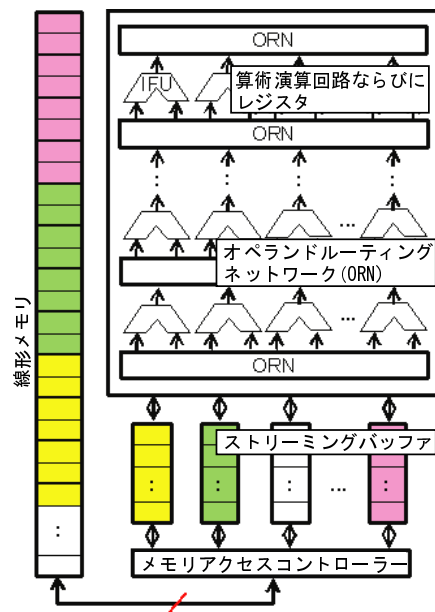


図1: 大規模データパスプロセッサ

【二電子積分計算に対する大規模データパスプロセッサの利用】

小原の漸化表式 [1] に基づき二電子積分の具体的な演算量について見積もる。計算の入力については、誤差関数の補助指数 m ならびに 4 つの原始関数の軌道指数 $\zeta_a, \zeta_b, \zeta_c, \zeta_d$ 、関数中心座標 A, B, C, D の各成分からなる、計 16 個の倍精度浮動小数点数と 1 つの整数が必要である。出力については $(ss, ss) \sim (dd, dd)$ について 1~1296 成分の倍精度浮動小数点となる。浮動小数点演算量については、 (ss, ss) が 122 演算、 (pp, pp) は全成分について $\sim 7 \times 10^4$ 演算、 (dd, dd) では $\sim 4 \times 10^6$ 演算と見積もられる。 (dd, dd) については、計算ロジックのすべてをデータパス上に展開することは、出力成分が多く、また演算数が多いとの 2 つの点で困難と考えられる。しかしながら 1 成分毎に計算を行うのであれば、演算数は $\sim 3 \times 10^3$ 程度となり、十分に大規模データパスプロセッサ上に実現可能となる。

【プロセッサシミュレーター開発ならびにテスト計算】

大規模データパスプロセッサによる計算性能を確かめるため、プロセッサの機能レベルシミュレーターを作成した。更に必要な計算ロジックに従い、数千に及ぶ演算器と演算器を適切かつ自動的に配置配線可能とするツールについても作成した。

このプロセッサシミュレータによって初期積分計算のデータフローグラフを作成し、実際に 1 つの初期積分計算を行った結果を図 2 に示す。今回、すべての浮動小数点計算命令遅延を一律に 3 クロックサイクルと仮定した。プロセッサ内での最大の並列演算数は計算が始まってから 1~3 サイクルの 51 であり、その後並列演算数が徐々に減ってゆき、34 サイクル後に計算が終了している。平均並列演算度は 10.8、データアクセス回数は入出力のみの 18 であった。通常のスカラー型プロセッサによる計算では計算に 126 サイクル必要であり、データアクセス回数はおおよそ 80 回となる。その結果、計算速度、メモリアクセス効率ともに 4 倍程度の性能向上を示した。

次の実験として、基底関数数 5 の s 型原始関数のみからなるフォック行列生成に対応した、 (ss, ss) 型積分計算の 120 回の繰り返しを行った結果が図 3 である。入力を毎クロック毎に供給可能であると仮定している。全計算遅延は 153 サイクル、メモリアクセス回数 2160 回、最大並列演算数はプロセッサ内部の演算器数と同じ 122 となっている。平均並列演算度は 97.3 となっており、通常プロセッサと比較して、演算性能はおおよそ 100 倍、メモリアクセス回数は $1/5$ と、大幅に性能向上が望まれることが分かった。

他の積分タイプを交えたフォック行列計算の効率性については当日報告する。

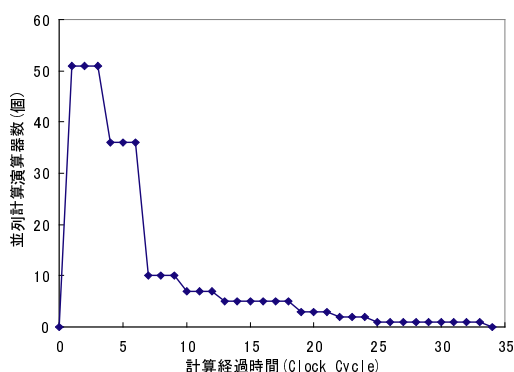


図 2: 1 つの初期積分計算における大規模データパスプロセッサ内の計算並列度

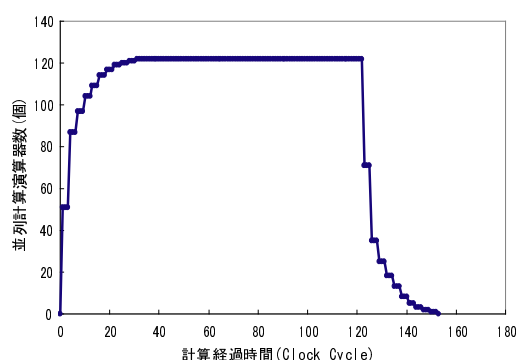


図 3: 初期積分繰り返し計算における大規模データパスプロセッサ内の計算並列度

[1] S.Obara and A.Saika, *J.Chem.Phys.*, Vol.84, pp.3963-3974, 1986.