

蓄積電荷測定法による金属電極・有機半導体界面の電荷注入障壁測定

¹兵庫県大院物質理, ²兵庫県大院工○角屋智史¹, 大塚理人¹, 荻野晃成¹, 佐藤井一¹, 横松得滋², 前中一介²,
山田順一¹, 田島裕之¹**Estimation of charge-injection barriers at the metal/semiconductor interface through accumulated charge measurement**○Tomofumi Kadoya¹, Masato Otuka², Akinari Ogino³, Seiichi Sato, Tokuji Yokomatsu, Kazusuke Maenaka, Jun-ichi Yamada, Hiroyuki Tajima¹ Graduate School of Material Science, University of Hyogo, Japan² Graduate School of Engineering, University of Hyogo, Japan

【Abstract】 The charge-injection barrier from metal electrodes to thin-film pentacene is investigated using accumulated charge measurements (ACM). This method is based on displacement current measurement. ACM is capable of performing measurement of the actual device structure. It is therefore remarkable that we can obtain practical information about the injection barrier. When a gold electrode is deposited on a pentacene film, the interface forms a Schottky contact with a hole-injection barrier of 0.2 eV. The Ag/pentacene junction has a large barrier height of 0.5 eV. The barrier height is significantly reduced and an Ohmic contact is realized by using molybdenum oxide (MoO₃) as a buffer layer. The effect of built-in potential come from the backside electrode is small. The resulting values are within the error range of 0.1 V.

【序】 近年急速に研究の進む有機半導体デバイスの性能は、「半導体材料固有の性質」と「電極・半導体接合界面の性質」の両方に支配されている。特に、電極・有機半導体界面の多くはショットキー接合であり、電荷注入障壁(注入抵抗)が存在する。この注入障壁は有機デバイスの性能を律速する重要なパラメータである。有機デバイスでは分光法を用いて注入障壁を測定する例があるが[1]、広く汎用化されていないのが現状である。我々のグループは、ごく最近、「蓄積電荷測定法」という新しい電荷注入障壁の測定法を報告した[2-4]。蓄積電荷測定法の特徴は変位電流法とコンデンサーの原理に基づく電氣的測定法であり、実デバイスに近い形で測定できることである。

【方法 (実験・理論)】

本研究で使用する蓄積電荷法の測定原理を簡便に示す。酸化膜付きシリコン(n-doped Si/SiO₂)に有機半導体薄膜(ペンタセン)と電極を積層させ接合をつくる。これに配線を行う(図 2(a))。この素子は SiO₂ 層と有機半導体層が直列につながれたコンデンサーとみなせる。電圧 V を印加することで、まずコンデンサーに電荷を蓄える(図 2(b))。次に蓄えた電荷を放出し電流として検出する。電圧の符号によって電極の表面に電子またはホールが帯電する。注入障壁以上の電圧を印加すれば有機半導体薄膜に、電極から電荷が注入される(図 2(c))。電荷注入、抽出に対応して変位電流が観測される。この電流を測定し積分することで蓄積された全電荷量 Q_{acc} を求める。最終的に半導体層に印加された電圧 V_p (印加電圧 V ではない) に対して、注入され

た電荷 ΔQ をプロットし電荷注入障壁を見積もる。素子作製は、酸化膜付きシリコン基板に真空蒸着法によって有機半導体薄膜(100 nm)、金属薄膜(50 nm)を作製した。これをサンプルホルダーにセットした。その後、脱水剤と脱酸素剤を入れたサンプルホルダーを窒素置換して測定した。

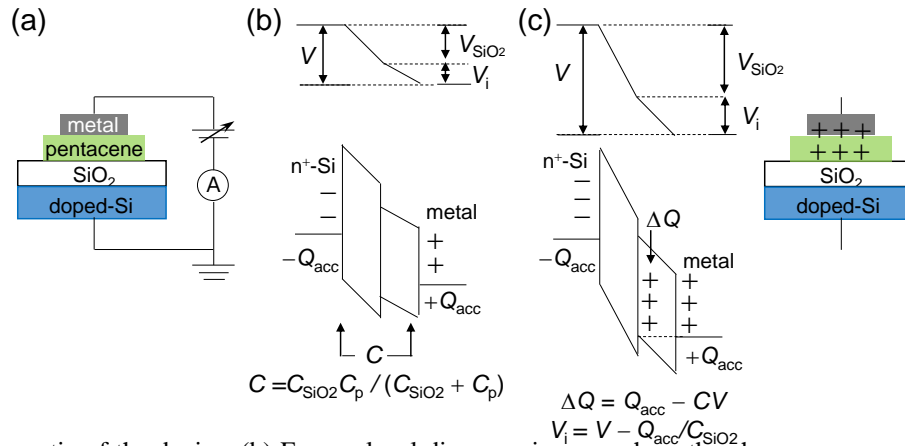


Fig.1. (a) Schematic of the device. (b) Energy-level diagrams in case where the charges are accumulated at the metal/pentacene interface, and (c) charge injection into pentacene occurs.

【結果・考察】

有機半導体としてペンタセンを用いた例を示す[3]。図 2(a)は素子全体の静電容量の変化を示している。プラス側の電圧印加でペンタセンにホールが注入され、 SiO_2 の静電容量の値に近づいていく。図 2(b)は変位電流を解析して、横軸にペンタセン層に印加された内部電圧 V_i と縦軸に注入電荷量 ΔQ をプロットしたグラフである。内部電圧 V_i が 0.2 V において ΔQ が急激に増加している。よって、金・ペンタセン接合はショットキー障壁でそのホール注入障壁は 0.2 eV と見積もれる。この値は先行研究と比較して矛盾していない。しかし、現在までに真空準位シフトは観測されていない。また背面電極によるビルトイン電圧の効果をみるために ITO/ SiO_2 基板を作製し、注入障壁を評価した結果、誤差は 0.1 eV であった。n-doped Si と ITO のフェルミレベルの違い(1 eV)に比べて結果に生じるビルトイン電圧の影響は十分小さいと考えられる。

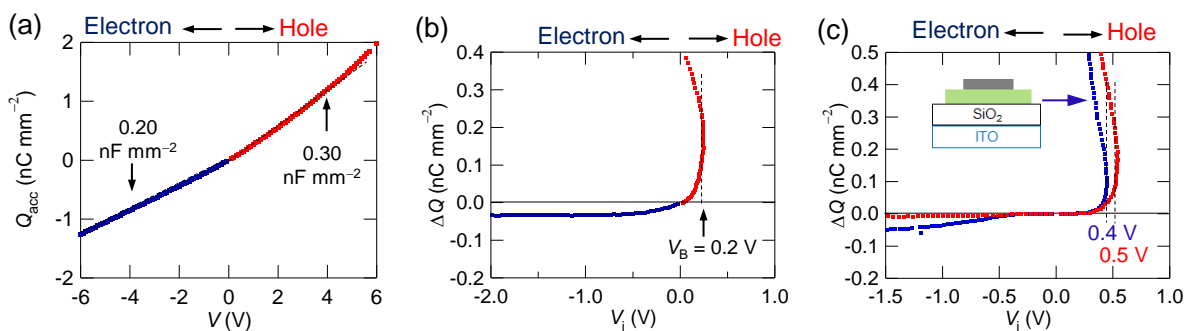


Fig.2. (a) Q_{acc} as a function of V . (b) ΔQ vs V_i plots of the Au/pentacene junction and (c) the Ag/pentacene junction. The red line corresponds to n-doped Si/ SiO_2 ; the blue curve denotes the ITO/ SiO_2 substrate.

【参考文献】

- [1] H. Ishii *et al.* *Adv. Mater.*, **11**, 605 (1999). [2] H. Tajima *et al.*, *Org. Electron.*, **34**, 193(2016). [3] T. Kadoya *et al.*, *J. Phys. Chem. C*, **121**, 2882 (2017). [4] H. Tajima *et al.*, *J. Phys. Chem. C*, **121**, 14725 (2017).