

DCI-DCNQI 銀塩のナノワイヤーを目的とした結晶成長の制御

(北大院理¹、北大情報²)○佐々木 喬悠¹、内藤 俊雄¹、稲辺 保¹、葛西 誠也²

(導入)

一次元電気伝導体である 2,5-X,X-*N,N'*-dicyanoquinonediimine(DX-DCNQI (X=methyl,halogen,etc))(Fig.1)の銀塩である電荷移動錯体 $\text{Ag}(\text{DX-DCNQI})_2$ は、ナノワイヤーとして見なせる微小針状晶として得られる可能性があり、かつ高伝導性を持っている。また、当研究室では、これに可視・紫外光を照射することによる物性の変化について研究してきた^[1]。このような興味深い特徴を持つ $\text{Ag}(\text{DX-DCNQI})_2$ の単結晶を用いて、我々は電界効果トランジスタ(FET)の試作を目指している。

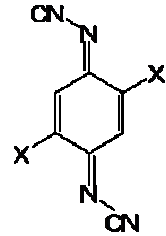
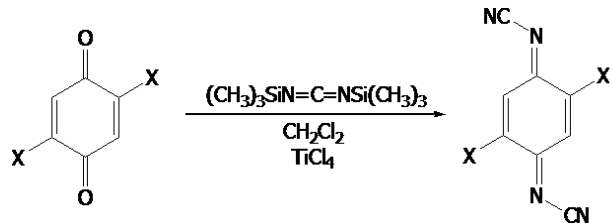


Fig.1 DX-DCNQI

(合成)

再現性良くナノワイヤーを形成する物質を選択するために、DX-DCNQI(X=Cl,Br,I)のそれぞれを合成(Scheme 1)し、 AgNO_3 を溶かした CH_3CN 中で銀と直接反応させる化学的手法によって、溶液を -30°C で数日静置させることで単結晶を成長させた。結果、X=Clの場合に針状晶が成長しやすかったため、本研究に適した物質と判断した。



Scheme 1. Synthesis of DX-DCNQI

(電気分解結晶成長)

$\text{Ag}(\text{DCI-DCNQI})_2$ を電気分解結晶成長法によって微小な単結晶化、つまり目的とするナノワイヤーの作製を試みた。さらに、将来的な有機FET作製への応用を視野に入れ、 SiO_2/Si 基板上に電子線リソグラフィーで模擬的な電気回路を描写した。

そして、その微小電極間(ギャップ)に直接ナノワイヤーを成長させることに加え、ギャップ間を橋渡しするような成長箇所、方向の制御を試みた。これはDCI-DCNQIの CH_3CN 溶液に電極を浸し、 AgClO_4 を支持電解質として定電流電気分解法で行った。その結果、ギャップ(Fig.2の円部分)に架橋するよう

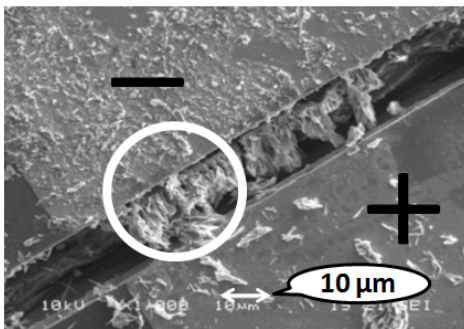


Fig.2 ギャップに成長した結晶

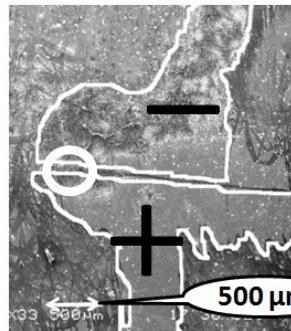


Fig.3 Ptを削りギャップを残した電極

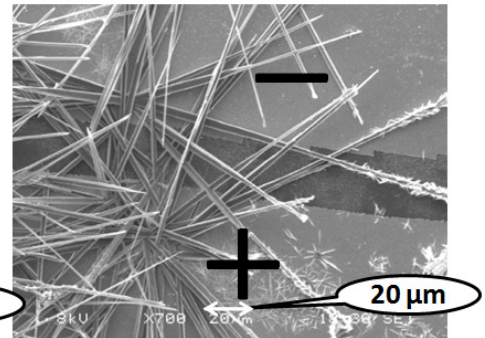


Fig.4 ギャップに成長した針状晶

に目的物の針状晶の束が成長した。この結果は、溶液中の電場の分布に沿って結晶が成長したと解釈できる。

さらに、溶液と接するPt部分を削りPt面積を小さくした電極(Fig.3 電極部分は線で縁取ってある)を作製し、同様に電気分解を行った。こうした方が針状晶を形成しやすく、目的とする成長箇所の制御、つまりギャップのみにナノワイヤーを成長させやすいという結果を得た。

その場合、Fig.4 が示す様 (Fig.3 円部の拡大) に、Fig.2 のように多結晶の塊が架橋したのではなく、比較的個別の針状単結晶がギャップをまたぐ様に成長した。また、ギャップ部分ではないが、削り残したPtの島の間を1本のナノワイヤーで架橋するものも確認できた。

(FET 効果測定)

初めに、結晶が成長した状態の電極(Fig.3,4)について、ナノワイヤーとPt/Pdの電氣的接触の様子を調べるために、ナノワイヤーのIV測定を行った。この結果、Fig.3,4の電極では、ほぼオーミックな直線が得られた。(Fig.5)

次に、Fig.3,4の電極についてナノワイヤーが架橋した箇所についてAg(DCl-DCNQI)₂のFET特性を検討した。方法としては、電気分解に用いた端子をソース・ドレインとし、SiO₂/Si基板の表面に傷をつけることで、SiO₂をはがして導電性Siに直接コンタクトさせ、ゲートとした。

この方法で、数か所のナノワイヤーに対してFET効果測定を試みた。

結果、V_{DS}=3Vで固定し、ゲート電圧をかけたとき、ソース・ドレイン電流を制御させることができたものもあった。(Fig.6)

このことから、Ag(DCl-DCNQI)₂はゲート電圧V_G=-40V~+40Vの間ではFETとして作用するといえる。

以上のことに加え、当日はさらなる結晶成長条件の検討や、FET測定についての詳細を報告したいと考えている。

(参考文献)

[1] *Adv.Mater.*,**16** 1786(2004);*Adv.Func.Mater.*,**17** 1663(2007);*Nanotechnology.*,**18** 424008(2007)

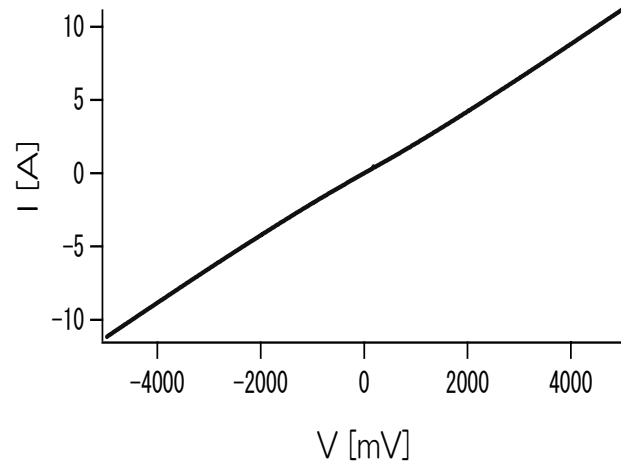


Fig.5 IV図

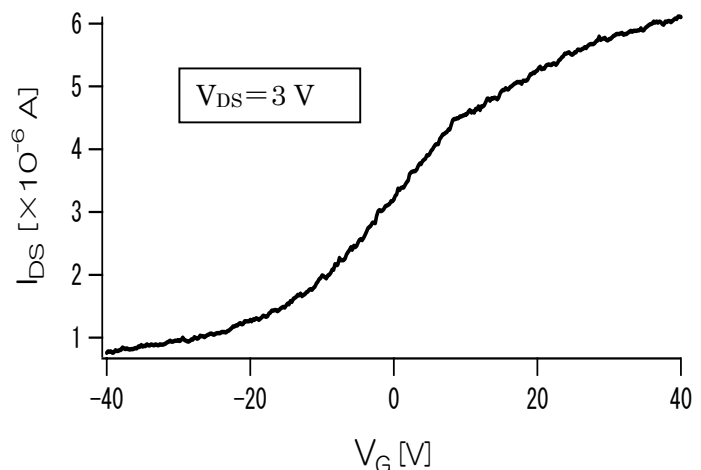


Fig.6 FET効果測定 (I_{DS} vs V_G)